

0671.65390

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

#12
JC872 U.S. PRO
09/824436
04/02/01

In Re U.S. Patent Application)
)
Applicant: Yoshihara)
)
Serial No.)
)
Filed: April 2, 2001)
)
For: DISPLAY PANEL INCLUDING)
LIQUID CRYSTAL MATERIAL)
HAVING SPONTANEOUS)
POLARIZATION)
)
Art Unit:)

I hereby certify that this paper is being deposited with the United States Postal Service as EXPRESS mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on April 2, 2001.

Express Label No.: EL 846165042 US

Signature: Dan L. Connor

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

Japanese Patent Application No. 2000-131147, filed April 28, 2000.

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By: B. Joe Kim

B. Joe Kim

Reg. No. 41,895

April 2, 2001
300 South Wacker Drive
Suite 2500
Chicago, IL 60606
(312) 360-0080

(112) 200-000
0671. 6539

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

Jc872 U.S. PTO
09/824436



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

2000年 4月28日

出 願 番 号
Application Number:

特願2000-131147

出 願 人
Applicant(s):

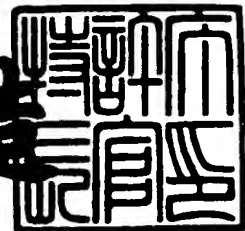
富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 2月 2日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3003171

【書類名】 特許願

【整理番号】 9995313

【提出日】 平成12年 4月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/133

【発明の名称】 液晶素子

【請求項の数】 5

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 吉原 敏明

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 牧野 哲也

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 白戸 博紀

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 清田 芳則

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100105142

 【弁理士】

【氏名又は名称】 下田 憲次

【電話番号】 078-936-1243

【手数料の表示】

【予納台帳番号】 011280

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9913421

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶素子

【特許請求の範囲】

【請求項 1】 自発分極を有する液晶材料を封入した構成を有し、前記自発分極を有する液晶材料に電圧を加えることにより光の透過量を制御する液晶素子において、

前記液晶材料の状態を制御する信号の、書込みのパルス印加時以外の電位は液晶における 0 電位に対して正または負のいずれかにオフセットされる駆動を行うことを特徴とする液晶素子。

【請求項 2】 前記自発分極を有する液晶材料の状態を制御する信号のパルス非印加時のオフセットの電界方向を、当該液晶材料を黒表示の状態にする極性に一致させる駆動を行うことを特徴とする請求項 1 記載の液晶素子。

【請求項 3】 前記自発分極を有する液晶材料の画素ごとの電氣的な制御を行うためのアクティブ素子を設けたことを特徴とする請求項 1 または 2 記載の液晶素子。

【請求項 4】 前記アクティブ素子との間に前記液晶材料を挟んで対向する他方の電極に、前記オフセット電圧を印加することを特徴とする請求項 3 記載の液晶素子。

【請求項 5】 請求項 1 乃至請求項 4 のいずれかに記載の液晶素子に、時分割で複数の単色光を順次発光制御可能なバックライトと組み合わせることにより、多色表示を行うようにしたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶素子に関し、特に、表示装置などに有効な強誘電性液晶または反強誘電性液晶を用いた液晶素子に関する。

【0002】

【従来の技術】

近年、液晶の研究開発が急速に進んでおり、表示装置、光変調素子、プリンタ

用光シャッタ等さまざまな分野への応用が進められている。特に、表示装置の分野においては、その省スペース、軽量、低消費電力などの特徴から、携帯端末はもとより、デスクトップパソコンや家庭用テレビなどさまざまな製品が開発、商品化されている。

【0003】

現在、液晶表示装置としては、主にSTN液晶の単純マトリクス型やTN液晶のアクティブマトリクス型（TN-AM型）のものが広く使われている。単純マトリクス型は製造コストは比較的安価であるが、クロストークが発生しやすく、また応答速度が比較的遅いため動画の表示には適さないという問題がある。

【0004】

一方、TN-AM型は、クロストークが発生せず単純マトリクス型に比べて表示品質は高いが、液晶材料がTN（ツイステッドネマティック）型であるため、書込み速度は単純マトリクス型よりは速いものの、限界があり、高速の動画などには追従できなくなる。さらに、TN/STNに共通して、視野角が狭いという問題がある。

【0005】

ここで、強誘電性液晶に代表される自発分極を有する液晶材料は、応答速度がTN液晶に比べて2桁程度速く（数百～数 μ s）上に述べたTN液晶の問題点を解決できる材料である。

【0006】

また、強誘電性液晶は、液晶分子が印加電圧の有無に関わらず常に基板に対して平行になり、視角方向による屈折率の変化がTN型やSTN型に比べて格段に小さいため、広い視野角が得られる特徴があり、この点でも有利である。

【0007】

【発明が解決しようとする課題】

しかしながら、強誘電性液晶は、書込み時のメモリ性不良により、特に、黒状態を継続するために数表示フレームにわたって印加信号パルスの波高値が0である場合には、わずかに透過率が上昇し、光の漏れが発生する結果、コントラストが低下すると言う問題があり、表示品質向上のために改善が求められていた。

【 0 0 0 8 】

図 1 には、強誘電性液晶を T F T アクティブマトリクスと組み合わせた場合の 1 つの画素へのデータ書き込みを行うための従来の駆動波形 (a) ~ (c) と、その波形に対応した液晶層における電位 (d 1) ~ (d 6) の模式図を示す。

【 0 0 0 9 】

図 1 (a) は T F T のスイッチングを行うためのゲートパルスであり、各列方向の T F T のゲート電極が並列に接続されたゲートバスラインを線順次でスキャンする。(b) は T F T の O N / O F F に同期して画素電極の電位を制御するデータ信号である。(b) では行方向の 6 画素分のデータが模式的に示されているが、T F T のスイッチング機能により、(a) のゲートパルスと同期したデータ (3 3 および 3 4) は第 1 の画素のみに印加される。(d 1) は画素 1 の液晶の電位の時間変化を示している。同様に (d 2) ~ (d 6) は、それぞれ画素 2 ~ 6 の液晶の電位を示している。また、(c) は、アクティブマトリクス基板に対向する、他方の基板に形成された共通基板の電位であり 0 V に固定されている。

(b) においては、パルス 3 3 で液晶状態を白に、パルス 3 4 で黒に書き換えており、この白 / 黒の各一連の書き込み周期を「1 サブフレーム周期」、白と黒を合わせた 2 サブフレームを「1 フレーム周期」としている。ここで、データパルスの波高値は、白書き込みのサブフレームと、黒書き込みのサブフレームで、対称とするのが、パルス生成回路の信頼性上望ましい。従って、白のサブフレームの期間、黒状態に保ちたい画素では、白 / 黒の両サブフレームを通じて、0 V に保持される。

【 0 0 1 0 】

図 2 は、従来の強誘電性液晶素子の印加電圧 - 透過率特性を示す。この液晶の場合、印加電圧が 0 V では、わずかに光を透過しており、透過率を " 0 " に保つには、- 2 V を印加しなくてはならないことがわかる。白表示のサブフレームでは、パルスの最小値は 0 V で負の側には設定できないので、この場合、黒表示のフレームでは光が漏れて完全な黒にはならない。これは、コントラストの低下を招く事を意味する。

【 0 0 1 1 】

本発明の目的は、強誘電性液晶に代表される自発分極を有する液晶を用いたパネルにおいて、書き込みの際のメモリ性不良によるわずかな光の透過に起因するコントラスト低下を防止することにある。

【0012】

【課題を解決するための手段】

本発明は、強誘電性液晶に電圧を印加する1組の電極の一方の通常の電位を液晶が黒表示となる極性方向にオフセットさせることにより、書き込みの際のメモリ性不良を補償して、透過率が0となるレベルを維持することでコントラストの向上を図ることを目的にしている。

【0013】

【発明の実施の形態】

図3は本発明に基づく駆動方式を実現するブロック図およびTFTアクティブマトリクス of 1画素分の等価回路の一例を示す。図において1は液晶パネル、2はアクティブマトリクスを形成した基板、3は共通電極を形成した他方の基板、6はオフセットの電位を制御する共通電極電圧発生回路である。20は制御信号発生回路、21はスキャン（走査）ドライバ、22はデータドライバ、23は液晶の0電位を規定するための基準電圧を発生させる基準電圧発生回路である。

【0014】

この装置における信号の流れを図3を用いて説明する。装置に入力された画像データは、画像メモリに書き込まれる。制御信号発生回路20では、このデータを各画素に対応した画素データに変換して、データドライバ22に送り、行ごとのシリアルデータに変換してデータバスラインに書き込みを行う。同時に、制御信号発生回路20からは、同期信号がスキャンドライバ21に送られ、そこで各列に接続されたTFTのゲートをオンするためのスキャンパルスが生成され、各ゲートバスラインに線順次で書き込まれる。これらの動作により、各画素電極には、それぞれのTFTがオンしたタイミングに一致したデータパルスの電圧が印加される。

【0015】

図4（a）～（c）には、本実施例に用いるスキャン／データ／補正の各信号

波形の一例を、(d 1) ~ (d 6) にはこの場合の画素 1 ~ 6 の液晶の電位を示す。

【0 0 1 6】

図 4 (c) のように、共通電極 3 側の電圧を黒表示が安定化する方向（本実施例の場合 + 方向）に、制御回路 6 により、液晶パネルの基準電位から ΔV_{ofs} だけずらして印加し、画素電極 1 3 側には T F T 1 1 のスイッチングを介して、図 4 (b) に示すように駆動データ信号を同一フレームでは白書き込みのサブフレームと黒書き込みのサブフレームで、各画素に対応するデータの絶対値は同じで極性が逆になるように入力される。

【0 0 1 7】

実施例 1

図 5 には第一の実施例のパネルの要部断面図を示す。図において、2 は T F T アクティブマトリクスを形成した一方のガラス基板、3 はカラーフィルタおよび透明な共通電極を積層したカラーフィルタ基板、1 1 は T F T、1 2 は液晶層、1 3 は表示電極である。

【0 0 1 8】

T F T アクティブマトリクス（ピッチ $0.1025 \times 0.3075 \text{ mm}$ 、画素数 $800 \times 3 \times 600$ 、対角 12.1 インチ）を形成したガラス基板 2、及び表面に前記画素電極ピッチに合わせて赤／青／緑に塗り分けたカラーフィルタを形成し、その上から透明な共通電極を蒸着により形成したガラス基板 3 を、それぞれ洗浄した後、それぞれの表面に配向膜としてポリイミドを塗布／焼成し、約 20 nm の膜厚にした。この膜の表面を、レーヨン布で一定方向に擦ることによりラビング処理した。この両基板を、平均粒径 $1.6 \mu \text{ m}$ のシリカ製スペーサ散布によりギャップを保持した状態で貼り合わせ、ナフタレン系液晶を主成分とする強誘電性液晶材料（例えば A. Mochizuki, et. al.: Ferroelectrics, 133, 353 (1991) 等）を注入した。

【0 0 1 9】

上記のパネルをクロスニコル状態の 2 枚の偏光フィルム（日東電工製：N P F - E G 1 2 2 5 D U）ではさみ、強誘電性液晶分子長軸方向が一方に傾いた時に暗状態になるようにして液晶パネル 1 を作成した。

【 0 0 2 0 】

この液晶パネルに、図 4 (c) のように、共通電極 3 側の電圧を黒表示が安定化する方向（本実施例の場合 + 方向）に、制御回路 6 により、液晶パネルの基準電位から約 1 V ずらして印加し、画素電極 1 3 側には T F T 1 1 のスイッチングを介して、図 4 (b) に示すように駆動データ信号を同一フレームでは白書き込みのサブフレームと黒書き込みのサブフレームで、各画素に対応するデータの絶対値は同じで極性が逆になるように入力した。本実施例でのパルス電圧－透過率特性を図 6 に示す。共通電位のオフセットの効果により、0 V で透過率が 0 となっている事が判る。この時の各画素の液晶の電位は図 4 (d 1) ～ (d 6) のようになる。画素 5 では、黒表示を行っているが、パルスの値は 0 であるが、実効的な液晶の電位は透過率 0 となるレベルになっている。また、実測したコントラスト比は、2 2 0 : 1（黒表示時：0 V，白表示時：7 V）と、十分な値が得られた。さらに、共通電極の電圧オフセット値を 0 ～ 5 V の間で変化させて黒表示（データ電圧：0 V）と白表示（データ電圧：7 V）における透過率からコントラスト比を求め、オフセット電圧に対するコントラスト比の依存性を調べた結果を図 7 に示す。コントラスト比の目安を 1 0 0 : 1 とすると、オフセット値が 0. 5 ～ 2 V の範囲で高いコントラスト比が得られていることが判る。

【 0 0 2 1 】

なお、本実施例のパネルを、従来のように、共通電極の電位を 0 として駆動した場合、コントラスト比は 6 0 : 1 であった。

【 0 0 2 2 】

実施例 2

図 8 には以下の条件にて作製した第 2 の実施例の液晶パネルの要部断面図の一例を示す。図において、4 は透明共通電極を形成した共通側基板、5 は液晶パネルである。

【 0 0 2 3 】

T F T アクティブマトリクス（ピッチ 0.3075 × 0.3075 mm，画素数 800 × 600，対角 12.1 インチ）を形成したガラス基板 2、および表面に透明な共通電極を蒸着により形成したガラス基板 4 を、それぞれ洗浄した後、それぞれの表面に配向膜と

してポリイミドを塗布／焼成し、約 2 0 n m の膜厚にした。この膜の表面をレーヨン布で一定方向に擦ることによってラビング処理した。この両基板を、平均粒径 1 . 6 μ m のシリカ製スペーサ散布によりギャップを保持した状態で貼り合わせ、ナフタレン系液晶を主成分とする強誘電性液晶材料（例えば A. Mochizuki, et al.: Ferroelectrics, 133, 353 (1991) 等）を注入した。

【 0 0 2 4 】

上記のパネルをクロスニコル状態の 2 枚の偏光フィルム（日東電工製：N P F - E G 1 2 2 5 D U）ではさみ、強誘電性液晶分子長軸方向が一方に傾いた時に暗状態になるようにして、液晶パネル 5 を作成した。

【 0 0 2 5 】

さらに、本図には示さないが、赤、青、緑の 3 色の発光を時分割で制御できる L E D バックライト 7 に、制御信号発生回路 2 0 からの同期信号に従ってこのパネルの走査に同期して各色の発光を制御する制御回路 2 4 を組み合わせて、このパネルの背面に設置した。

【 0 0 2 6 】

図 9 には本実施例のブロック図を示す。図において、7 は赤／青／緑の各単色光を時分割で発光できるバックライト、2 4 はバックライト 7 の発光を液晶パネルの駆動に同期させて制御する制御回路である。

【 0 0 2 7 】

図 4（c）のように、共通電極 4 側の電圧を黒表示が安定化する方向（本実施例の場合 + 方向）に、液晶パネルの基準電位から約 1 V ずらして印加し、画素電極 1 3 側には T F T 1 1 のスイッチングを介して、図 4（b）に示すような電界の方向が反対でピークの絶対値が等しい駆動データ信号をフレーム周波数 1 8 0 H z で交互に入力した。本実施例では、各表示色ごとに 1 つのフレームを割り当てており、3 フレームで 1 セットのフルカラー表示を行っている。各フレームに同期させてバックライトの発光色を切り換える事で、鮮明なカラー動画表示を行う事ができた。本実施例では、実施例 1 の場合に比べて画素の総数が 1 / 3 となり、ピッチが粗くなるため、開口部分が大きくなり、さらに、カラーフィルタによる光の減衰がないため、画面がより明るくなるという特徴がある。また、この

ようなフィールドシーケンシャル方式では、3色カラーフィルタ方式の3倍以上のフレーム周波数で駆動する必要があるが、従来のTN系の液晶材料では追従が困難だったが、応答速度の速い強誘電性液晶では十分に追従ができることが確認できた。

【0028】

実施例3

実施例1に使用したパネルに図10(a)～(c)に示すように共通電極3は0Vに固定し、(b)のようにデータ信号を全体にマイナス側に1Vシフトさせたような駆動を行った。この場合でも液晶の両端の電圧は図10(d)のように、実施例1(図4(d1)～(d6))と同じになり同等の効果が得られた。本実施例における駆動法は、共通電極を持たない単純マトリクス型のパネルにも有効である。

【0029】

以上の実施例では、TFT型アクティブマトリクスと強誘電性液晶を組み合わせた表示装置の場合を挙げているが、構造の簡単な単純マトリクス方式のパネルに本発明による駆動法を適用しても有効であり、また、表示装置以外の光変調素子や光シャッタを応用した機器などにも適用できることは言うまでもない。

【0030】

【発明の効果】

以上、詳述した如く、本発明によれば従来、強誘電性液晶パネルの書き込み時のメモリ性不良により発生していた、書き込み後の透過率の経時的な上昇が抑えられるため、コントラスト比が改善できる。

【図面の簡単な説明】

【図1】

従来の駆動法による駆動波形の1例である。

【図2】

従来の強誘電性液晶素子の印加電圧－透過率特性を示す。

【図3】

本発明の第1実施例のブロック図である。

【図 4】

本発明の第 1 および第 2 実施例の駆動波形を示す。

【図 5】

本発明の第 1 実施例の液晶パネルの要部断面図である。

【図 6】

本発明を適用した強誘電性液晶素子の印加電圧－透過率特性を示す。

【図 7】

コントラスト比の共通電極のオフセット値に対する依存性を示す。

【図 8】

本発明の第 2 実施例の液晶パネルの要部断面図である。

【図 9】

本発明の第 2 実施例のブロック図である。

【図 1 0】

本発明の第 3 実施例の駆動波形を示す。

【符号の説明】

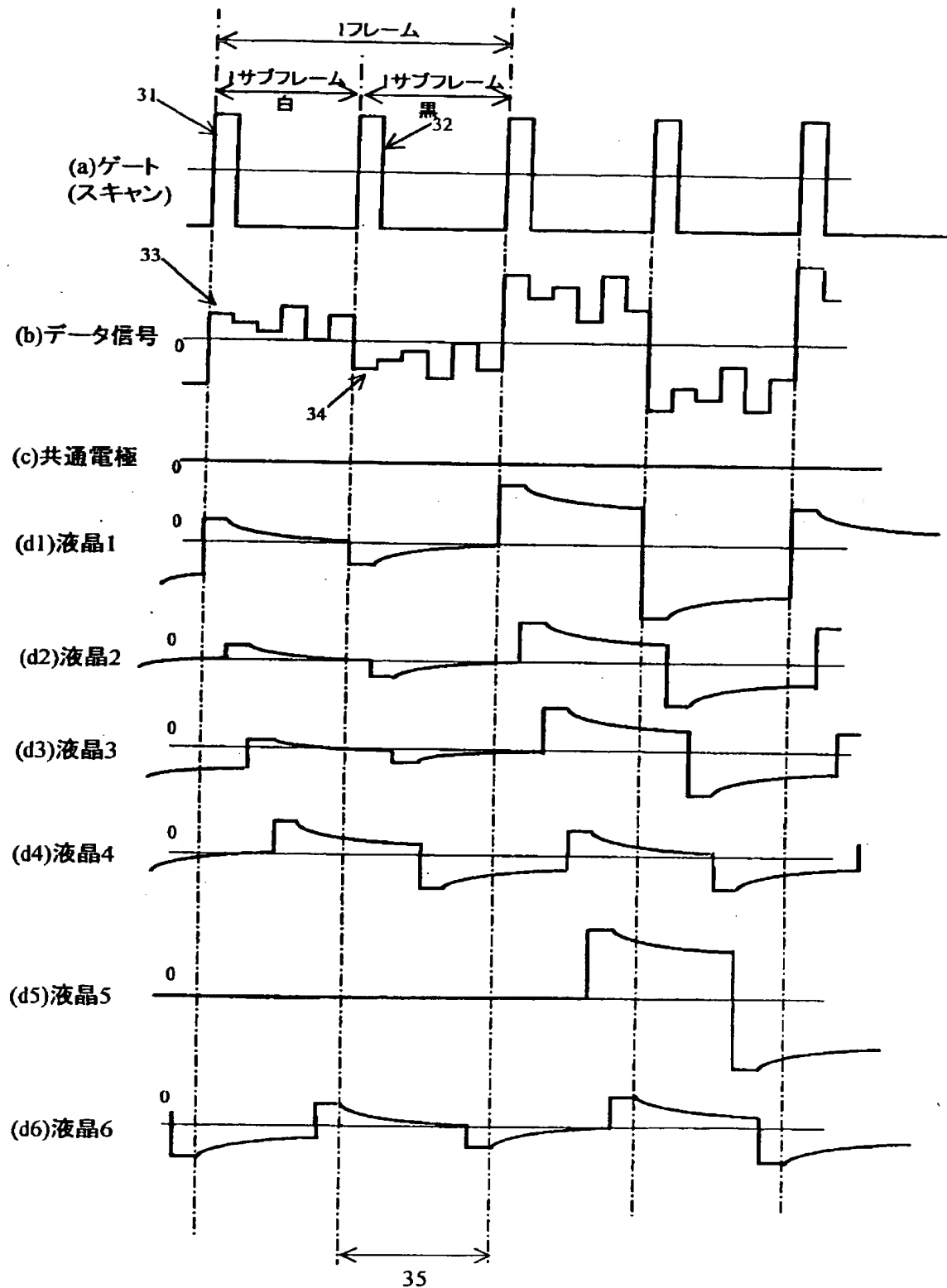
- 1 液晶パネル
- 2 TFTアクティブマトリクスを配置した基板
- 3 カラーフィルタと共通電極を配置した基板
- 6 共通電極電圧の制御回路
- 7 バックライト
- 1 1 画素駆動用の TFT
- 1 2 液晶層
- 1 3 表示電極
- 2 0 制御信号発生回路
- 2 1 スキャンドライバ
- 2 2 データドライバ
- 2 3 基準電圧発生回路
- 2 4 バックライトの制御回路
- 3 1, 3 2 ゲートパルス

3 3 白表示データ

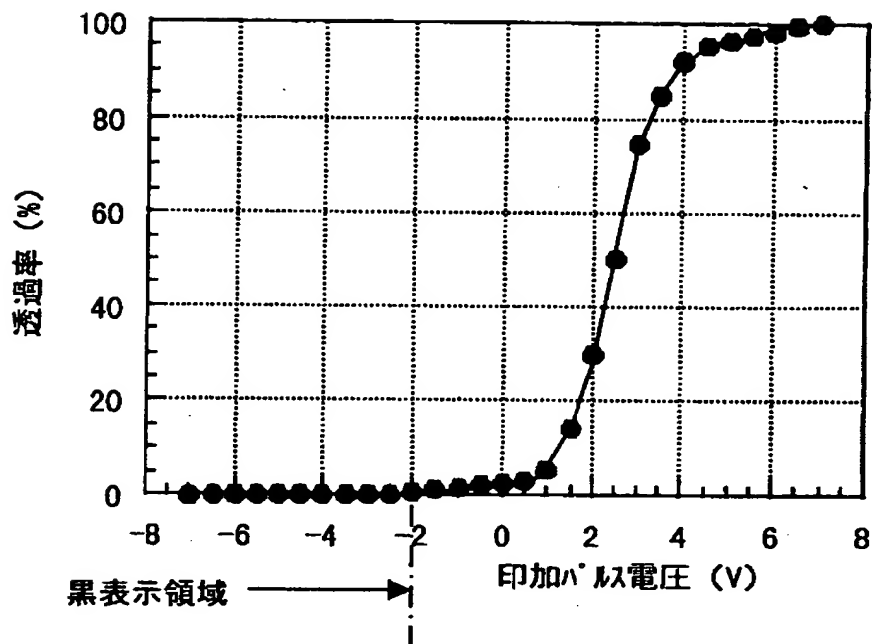
3 4 黒表示のデータ

【書類名】 図面

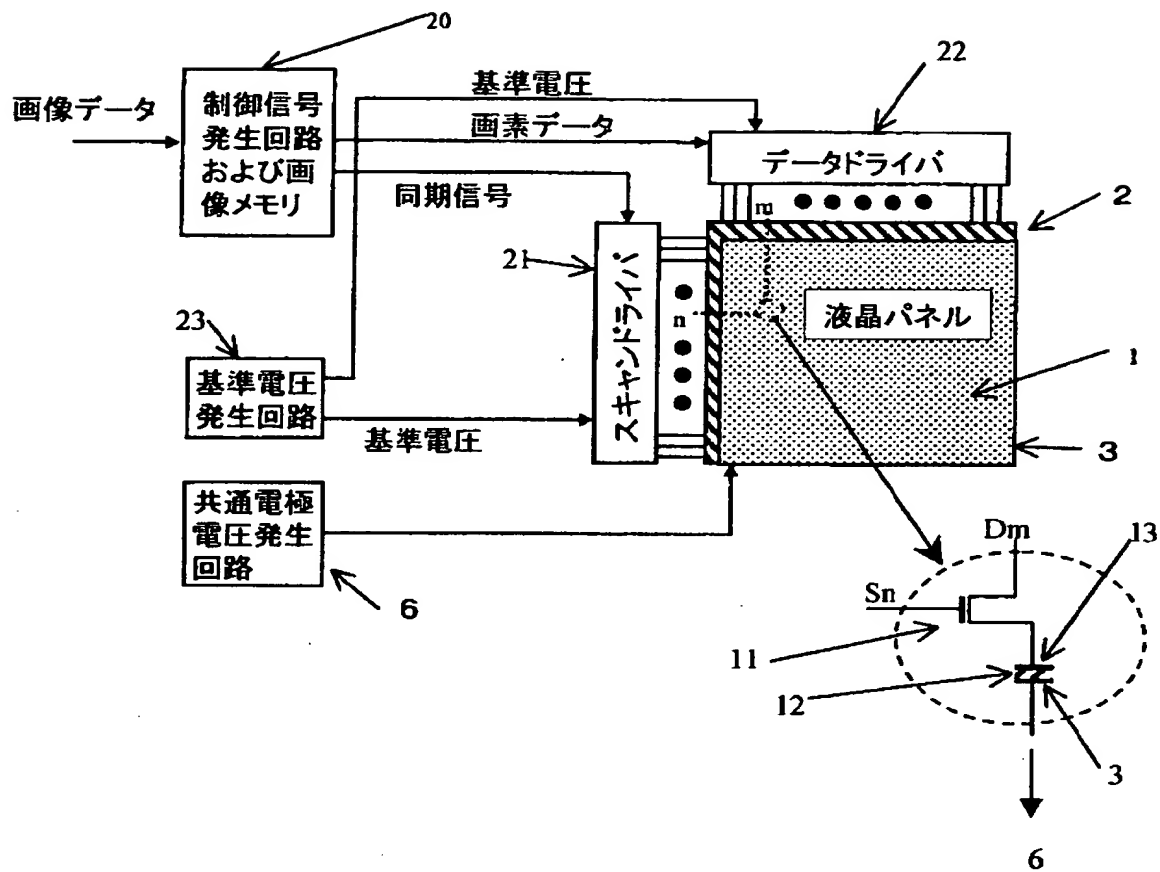
【図 1】



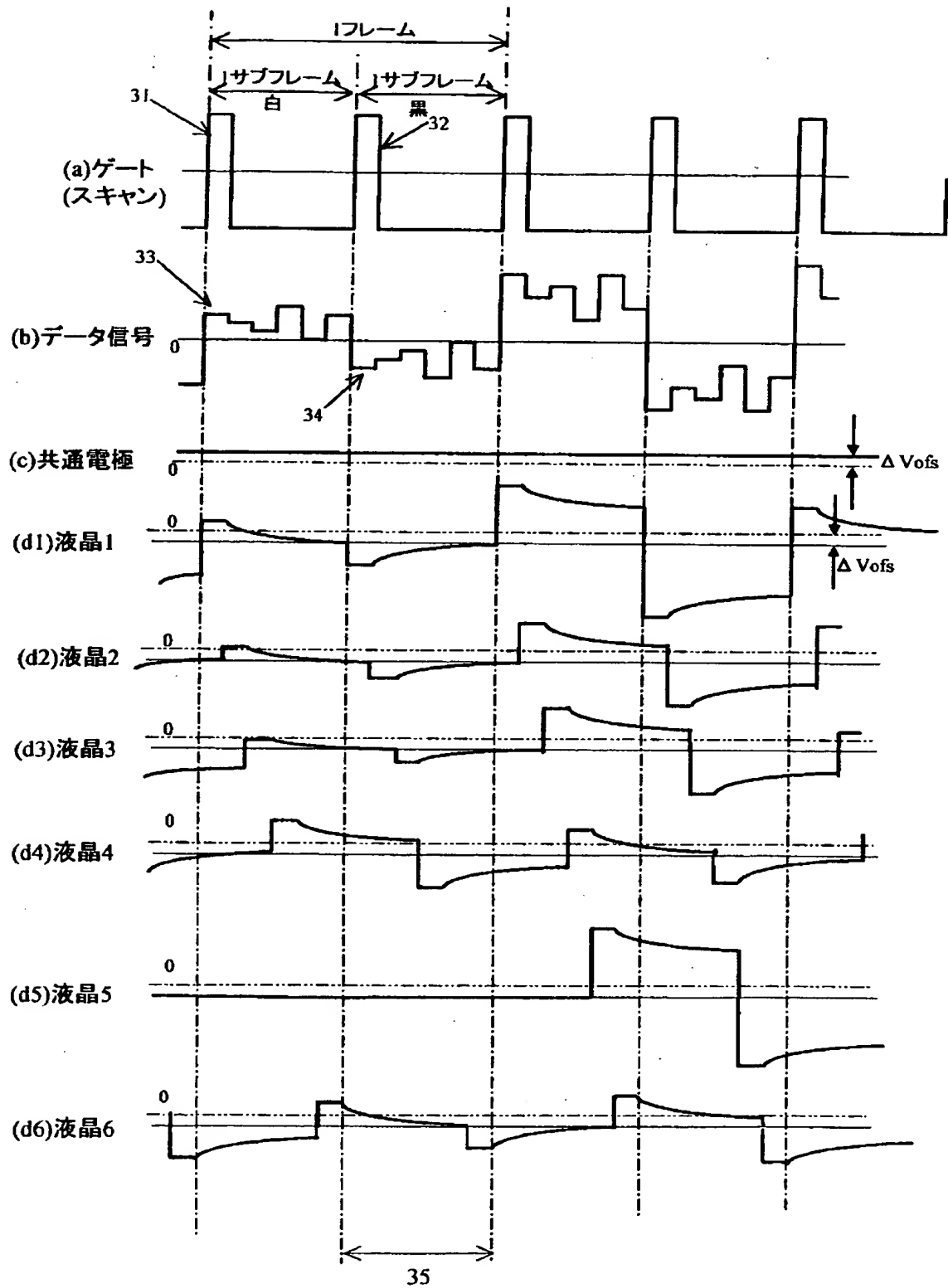
【図 2】



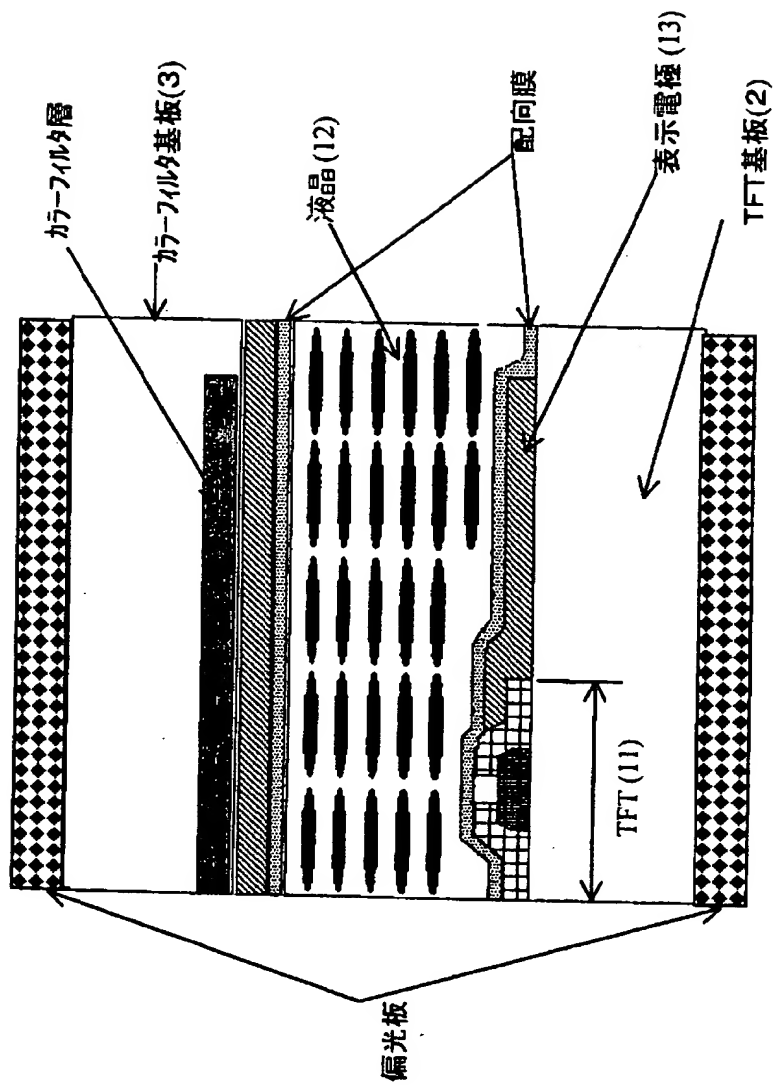
【図 3】



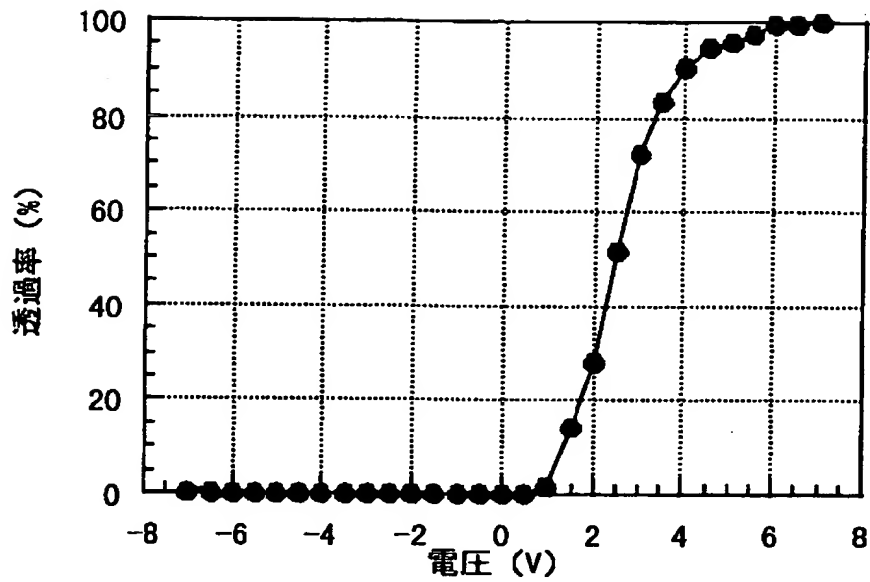
【図 4】



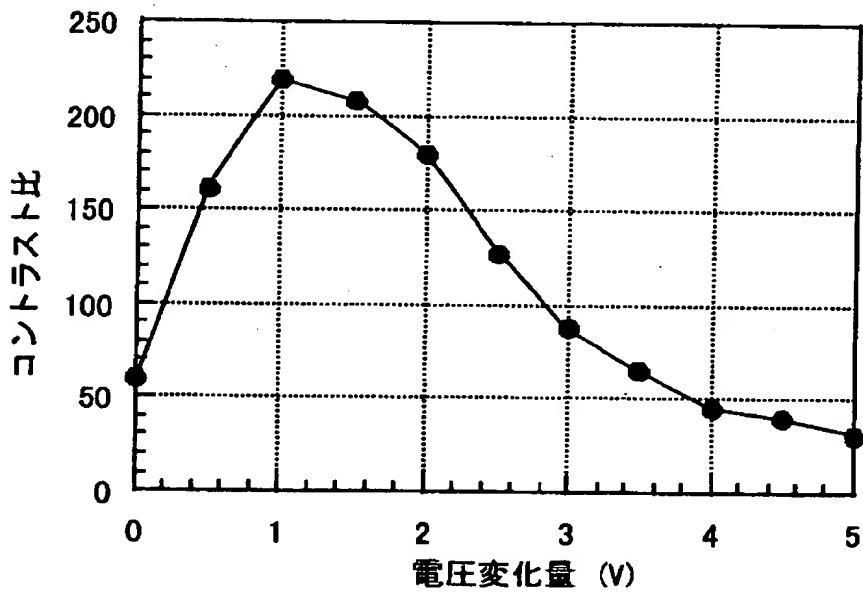
【図5】



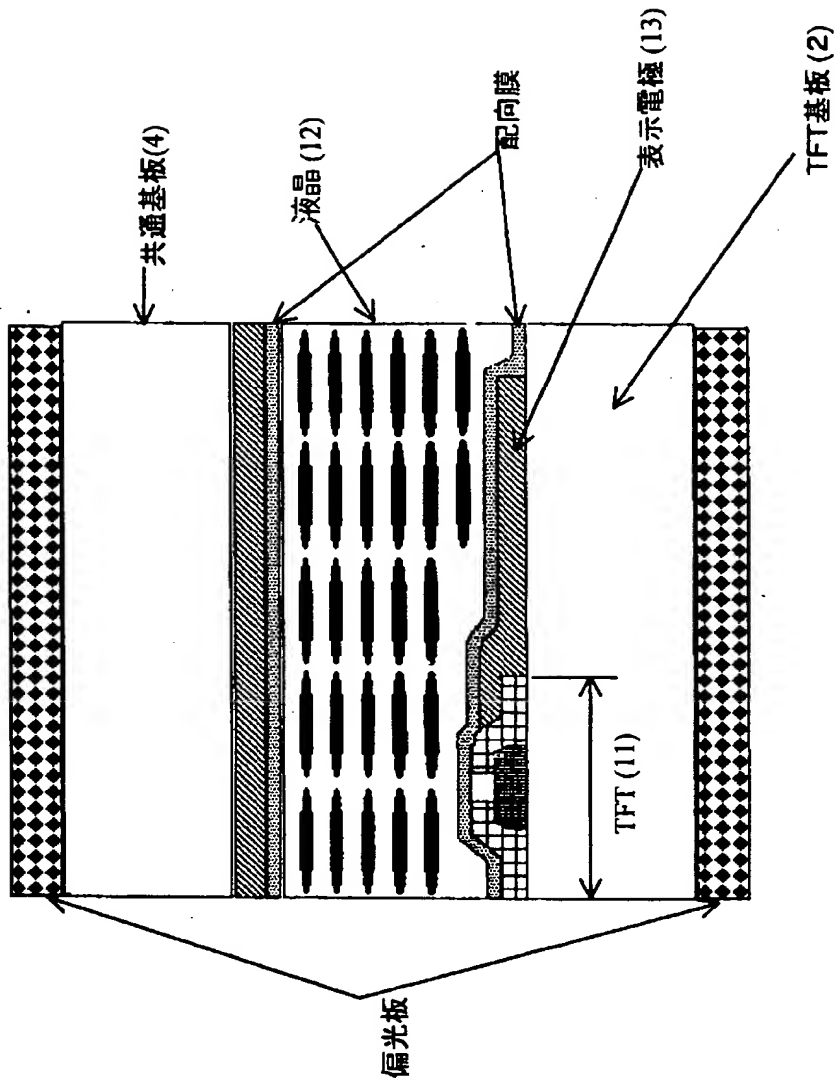
【図 6】



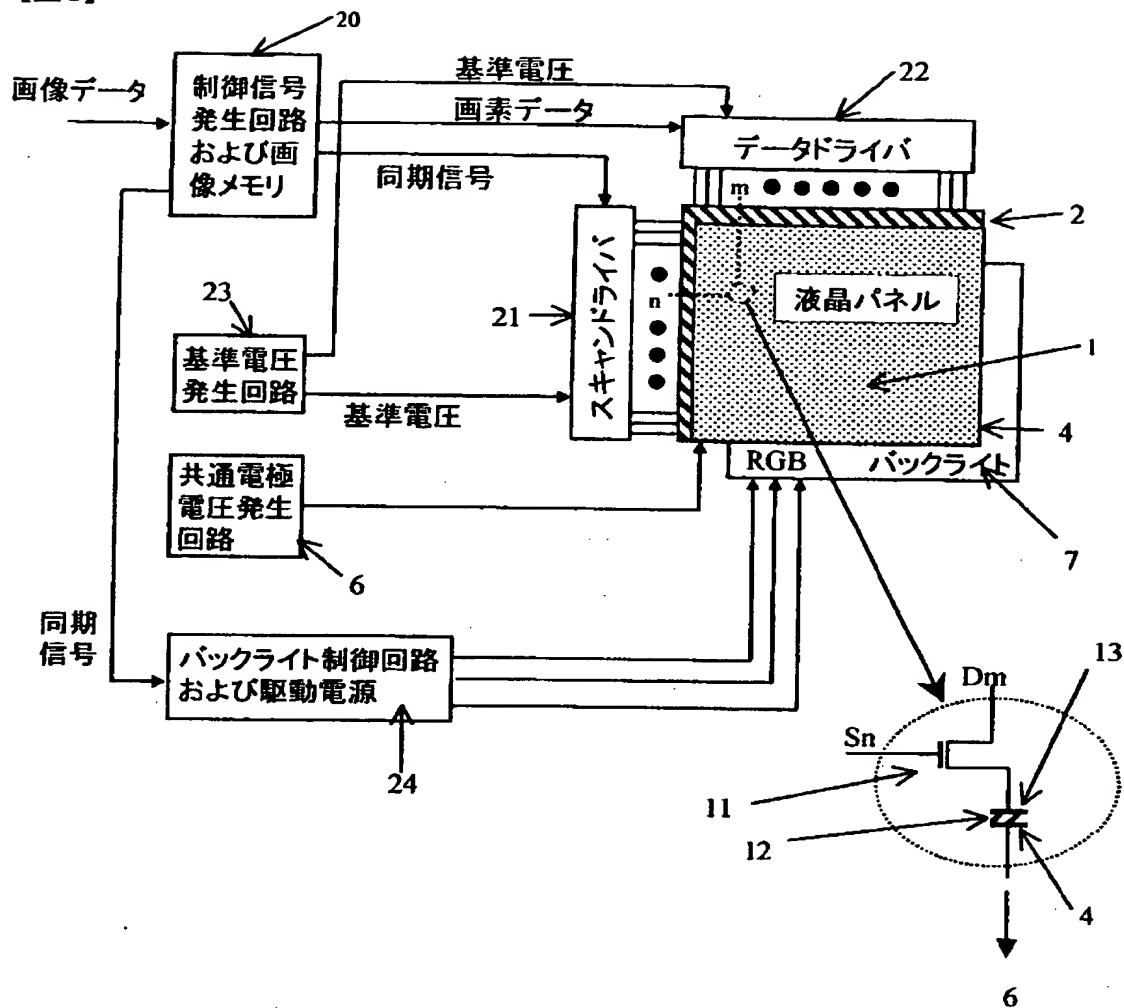
【図 7】



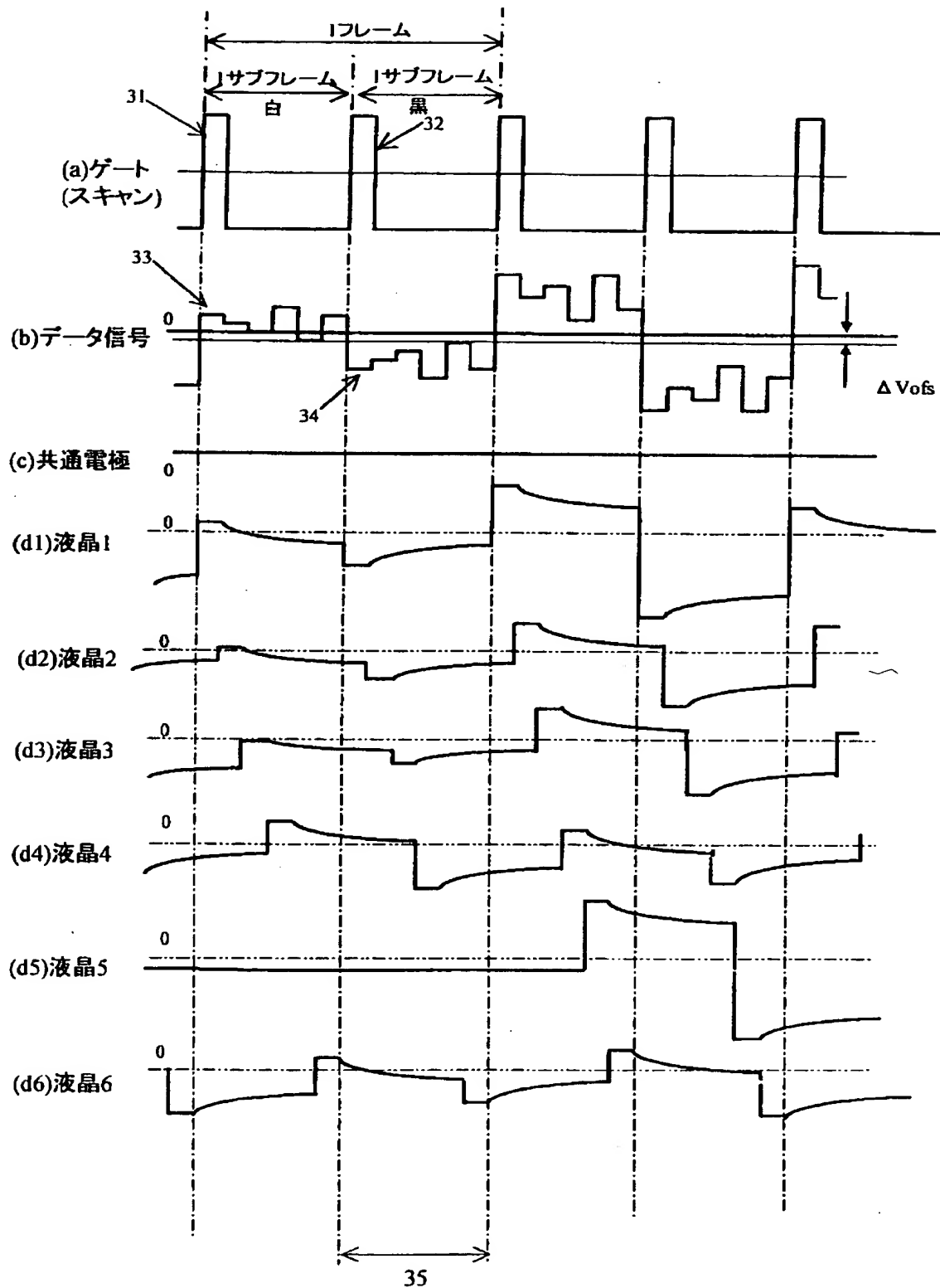
【図 8】



【図 9】



【図10】



【書類名】 要約書

【要約】

【課題】 黒表示を安定化し、コントラストを向上させることを目的とする。

【解決手段】 自発分極を有する液晶層の電位を透過率が0となるような極性側にオフセットさせて駆動することにより、黒表示の際の液晶の端子電位低下分を補正し、黒表示における微小な光の漏れをなくす。

【選択図】 図7

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日
[変更理由] 住所変更
住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社